Dois registradores de índice (IX e IY)

Os dois registradores de índice independentes mantêm um endereço base de 16 bits que é usado nos modos de endereçamento indexado. Neste modo, um registrador de índice é usado como base para apontar para uma região na memória da qual os dados devem ser armazenados ou recuperados. Um byte adicional é incluído nas instruções indexadas para especificar um deslocamento dessa base. Esse deslocamento é especificado como um inteiro com sinal de complemento de dois. Este modo de endereçamento simplifica muito muitos tipos de programas, especialmente quando são usadas tabelas de dados.

Registro de Endereço de Página de Interrupção (I)

A CPU Z80 pode ser operada em um modo onde uma chamada indireta para qualquer local de memória pode ser realizada em resposta a uma interrupção. O registrador I é usado para esse fim e armazena os oito bits de ordem superior do endereço indireto, enquanto o dispositivo de interrupção fornece os oito bits inferiores do endereço. Esse recurso permite que as rotinas de interrupção sejam localizadas dinamicamente em qualquer lugar da memória com um tempo mínimo de acesso à rotina.

Registro de atualização de memória (R)

A CPU Z80 contém um contador de atualização de memória, permitindo que as memórias dinâmicas sejam usadas com a mesma facilidade que as memórias estáticas. Sete bits desse registrador de 8 bits são incrementados automaticamente após cada busca de instrução.

O oitavo bit permanece como programado, resultante de uma instrução LD R, A. Os dados no contador de atualização são enviados na parte inferior do barramento de endereço junto com um sinal de controle de atualização enquanto a CPU está decodificando e executando a instrução buscada. Este modo de atualização é transparente para o programador e não retarda a operação da CPU. O programador pode carregar o registrador R para propósitos de teste, mas este registrador normalmente não é usado pelo programador. Durante a atualização, o conteúdo do registrador I é colocado nos oito bits superiores do barramento de endereço.

Registradores de acumuladores e sinalizadores

A CPU inclui dois acumuladores independentes de 8 bits e registradores de sinalizadores de 8 bits associados. O acumulador contém os resultados de operações aritméticas ou lógicas de 8 bits enquanto o registrador FLAG indica condições específicas para operações de 8 bits ou 1 16 bits, como indicar se o resultado de uma operação é ou não igual a zero. O programador seleciona o par acumulador e sinalizador com uma única instrução de troca para que seja possível trabalhar com qualquer um dos pares.

Registros de propósito geral

Dois conjuntos combinados de registradores de uso geral, cada conjunto contendo seis registradores de 8 bits, podem ser usados individualmente como registradores de 8 bits ou como pares de registradores de 16 bits. Um conjunto é chamado de BC, DE e HL, enquanto o conjunto complementar é chamado de BC', DE' e HL'. A qualquer momento, o programador pode selecionar qualquer conjunto de registradores para trabalhar por meio de um único comando de troca para todo o

definir. Em sistemas que exigem resposta rápida à interrupção, um conjunto de registradores de uso geral e um registrador ACCUMULATOR/FLAG podem ser reservados para lidar com essa rotina rápida. Um comando de troca é executado para alternar rotinas. Isso reduz muito o tempo de serviço de interrupção, eliminando a necessidade de salvar e recuperar o conteúdo do registro na pilha externa durante o processamento de interrupção ou sub-rotina. Esses registradores de propósito geral são usados para uma ampla gama de aplicações. Eles também simplificam a programação, especificamente em sistemas baseados em ROM, onde há pouca memória externa de leitura/gravação disponível.

Unidade Lógica Aritmética (ULA)

As instruções aritméticas e lógicas de 8 bits da CPU são executadas na ALU. Internamente, a ALU se comunica com os registradores e o barramento de dados externo usando o barramento de dados interno. As funções executadas pela ALU incluem